sequential

synchronous: 딱딱 끊어지는 신호에 의존하여 정해진 규정대로 하는것

clock pulses: flip-flops로 값이 계속 저장되는데 clock pulse를 통해 언제 저장된 값을 사용할지 결정함

f = 1/T ex) 5나노/sec = 1/ 5\*10^-9= 200\*10^6 = 200MHz

asynchronous

undefined-> Q,Q'는 항상 값이 달라야 함 그러므로 같을 수가 없음 = Indeterminate

Latches: 걸쇠 값이 갇쳐 버리는 것 값을 저장하는것

s,r 이 10 혹은 01 이되면 새로운 값이 드러나는데 단지 00이면 입력된 값을 그대로 들고 가는것임

앞의 latch는 모순점이 있음 그러한 점을 보완한 것이 dlatch이다

D latch

입력이 그냥 11이 될 수 없게 만들어 버림

latch를 가지고 flip-flop을 만드는데 이 flip flop은 한 비트만 저장

negative edge triggered D flip- flop: d latch 두 개 사용해서 만든것

CLK의 값에 따라서 dlatch 2개 중에 하나만 작동

|  |
| --- |
| rising 이라고도 함  dlatch는 d는 값이 계속 들어가는 중 근데 clock 이 1인동안만 d 값이 저장이 됨  positive edge triggered는 저 값이 올라갈때 d의 값이 저장되고  negative 는 내려가는 순간에 d 값을 저장한다. |

flipflop은 클락의 positive edge/ negative edge에 따라 바뀜

latch는 클락의 값이 1또는 0일때만 output이 바뀜 걍 input 값이랑 비슷함

setup time

클락이 처리가 일어나기 전에 input D가 유지되어야 하는 최소한의 시간

0->1로 바뀌자마자 D가 바로 바로 바뀔수는 없음 변하는데에는 시간이 걸린다

hold time

클락 처리가 일어난 뒤에 플립플랍의 D 입력이 변하지 말아야 할 최소한의 시간

|  |
| --- |
|  |

Tflip-flop 은 D flip-flop에 의해 유도가 됨

D=TQ′+T′Q

회로 설계하기

|  |
| --- |
| equal 문 |

blocking statement: 문장 하나하나가 차례대로 순서대로 실행되는 것

ex) B=A;

C = B+1;

non blocking statement: 걍 전부다 병렬적으로 실행하고 먼저 수행되는 것부터 출력

state : 1~2 -> flipflop 개수 1개

3~4 -> 2개

5~8 -> 3개

x = 011111100

mealy = 바로 011->1 /111-> 1/ 111->1/ 111->1/... =>111100

moor = 0000111100 무어가 살짝 느리다고 보면 됨

d flipflop 그리는 법 -> next state로 k-map 그리면됨

jk flipflop 그리는 법 -> 현 상태 다음 상태 보고 ja,ka,jb,kb 구한 후 k-map 그리면됨

t flipflop 그리는 법 -> 현 상태 다음 상태 보고 Ta2,Ta1,Ta0 구한 후 k-map 그리면 됨